

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

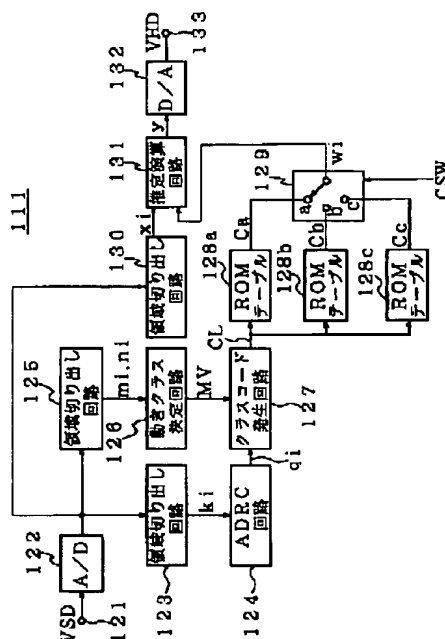
(11) Publication number: **10313445 A**(43) Date of publication of application: **24 . 11 . 98**(51) Int. Cl. **H04N 7/01**(21) Application number: **09121257**(22) Date of filing: **12 . 05 . 97**(71) Applicant: **SONY CORP**(72) Inventor: **KONDO TETSUJIRO
NOIDE YASUSHI**(54) **IMAGE SIGNAL CONVERTER, TELEVISION RECEIVER USING THE SAME, AND GENERATING DEVICE AND METHOD FOR COEFFICIENT DATA USED THEREFOR**

(57) Abstract:

PROBLEM TO BE SOLVED: To attain proper conversion processing.

SOLUTION: An NTSC system video signal VSD is converted into a High Vision signal VHD. Coefficient data corresponding to video signals of different signal sources are stored in ROM tables 128a-128c. A class code CL denoting a class (space class and motion class) to which HD pixel data (y) belong is fed to the ROM tables 128a-128c as read address information. A switch circuit 129 extracts coefficient data w_i corresponding to a signal source from which the video signal VSD is outputted based on coefficient data Ca-Cc read from the ROM tables 128a-128c and gives the data to an estimate arithmetic circuit 131. The arithmetic circuit 131 uses a linear estimate equation to calculate the HD pixel data (y) based on the coefficient data w_i and estimated SD pixel data x_i segmented corresponding to the HD pixel data (y).

COPYRIGHT: (C)1998,JPO



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-313445

(43)公開日 平成10年(1998)11月24日

(51)Int.Cl.⁶

H 0 4 N 7/01

識別記号

F I

H 0 4 N 7/01

J

審査請求 未請求 請求項の数17 O L (全 20 頁)

(21)出願番号 特願平9-121257

(22)出願日 平成9年(1997)5月12日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 近藤 哲二郎

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 野出 泰史

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 弁理士 山口 邦夫 (外1名)

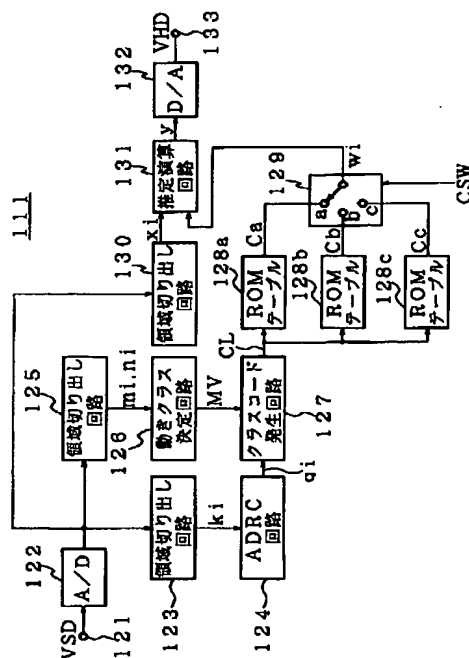
(54)【発明の名称】 画像信号変換装置およびそれを使用したテレビ受信機、並びにそれに使用される係数データの生成装置および生成方法

(57)【要約】

【課題】変換処理を適切に行い得るようにする。

【解決手段】NTSC方式ビデオ信号VSDをハイビジョンビデオ信号VHDに変換する。ROMテーブル128a~128cには、それぞれ信号源を異にするビデオ信号に対応した係数データを記憶しておく。これらROMテーブル128a~128cに、推定しようとするHD画素データyが属するクラス(空間クラス及び動きクラス)を示すクラスコードCLを、読み出しアドレス情報として供給する。ROMテーブル128a~128cより読み出される係数データCa~Ccより、ビデオ信号VSDが出力される信号源に対応した係数データwiをスイッチ回路129で取り出して推定演算回路131に供給する。推定演算回路131では、この係数データwiと、推定しようとするHD画素データyに対応して切り出されたSD画素データxiとから、線形推定式を使用して、HD画素データyを演算する。

ビデオ信号変換部の構成例



【特許請求の範囲】

【請求項 1】 第 1 の画像信号を、この第 1 の画像信号より画素数の多い第 2 の画像信号に変換するようにした画像信号変換装置において、

上記第 1 の画像信号から第 1 の領域の画素の信号を切り出す第 1 の画素切り出し手段と、

上記第 1 の画素切り出し手段により切り出された上記第 1 の領域の画素の信号のレベル分布パターンを検出し、このパターンに基づいて推定しようとする上記第 2 の画像信号を構成する所定画素の信号が属するクラスを決定してクラス情報を出力するクラス決定手段と、

それぞれ上記クラス情報で示される各クラスに対応した線形推定式の係数データを記憶すると共に、それぞれ種類を異にする上記各クラスに対応した線形推定式の係数データを記憶する複数の係数データ記憶部を持つ係数データ記憶手段と、

上記クラス決定手段より出力される上記クラス情報に対応して上記複数の係数データ記憶部より読み出される係数データのうちのいずれかを取り出す係数データ切換手段と、

上記第 1 の画像信号から第 2 の領域の画素の信号を切り出す第 2 の画素切り出し手段と、

上記係数データ切り換え手段で取り出された上記係数データと、上記第 2 の画素切り出し手段により切り出された上記第 2 の領域の画素の信号とから、上記線形推定式を用いて上記第 2 の画像信号を構成する所定画素の信号を演算して出力する画像信号出力手段とを備えることを特徴とする画像信号変換装置。

【請求項 2】 ユーザの操作を受け付けるためのユーザ操作手段をさらに備え、

上記係数データ切り換え手段における切り換え動作を、上記ユーザ操作手段で受け付けられたユーザの操作に基づいて制御することを特徴とする請求項 1 に記載の画像信号変換装置。

【請求項 3】 上記複数の係数データ記憶部には、それぞれ複数の信号源より出力される画像信号に対応した上記係数データが記憶されることを特徴とする請求項 1 に記載の画像信号変換装置。

【請求項 4】 上記第 1 の画像信号が出力される信号源を検出する信号源検出手段をさらに備え、

上記係数データ切り換え手段の切り換え動作を、上記信号源検出手段の検出結果に基づいて制御することを特徴とする請求項 3 に記載の画像信号変換装置。

【請求項 5】 上記複数の係数データ記憶部には、それぞれ周波数特性を異にする複数の画像信号に対応した上記係数データが記憶されることを特徴とする請求項 1 に記載の画像信号変換装置。

【請求項 6】 上記複数の係数データ記憶部には、それぞれ表示内容を異にする複数の画像信号に対応した上記係数データが記憶されることを特徴とする請求項 1 に記

載の画像信号変換装置。

【請求項 7】 テレビ放送信号を受信してビデオ信号を得る受信手段と、

上記受信手段で得られるビデオ信号が第 1 のビデオ信号として供給され、この第 1 のビデオ信号より画素数の多い第 2 のビデオ信号に変換するビデオ信号変換手段と、上記第 2 のビデオ信号による画像を表示する画像表示手段とを有してなり、

上記ビデオ信号変換手段は、

10 上記第 1 のビデオ信号から第 1 の領域の画素の信号を切り出す第 1 の画素切り出し手段と、

上記第 1 の画素切り出し手段により切り出された上記第 1 の領域の画素の信号のレベル分布パターンを検出し、このパターンに基づいて推定しようとする上記第 2 のビデオ信号を構成する所定画素の信号が属するクラスを決定してクラス情報を出力するクラス決定手段と、

20 それぞれ上記クラス情報で示される各クラスに対応した線形推定式の係数データを記憶すると共に、それぞれ種類を異にする上記各クラスに対応した線形推定式の係数データを記憶する複数の係数データ記憶部を持つ係数データ記憶手段と、

上記クラス決定手段より出力される上記クラス情報に対応して上記複数の係数データ記憶部より読み出される係数データのうちのいずれかを取り出す係数データ切り換え手段と、

上記第 1 のビデオ信号から第 2 の領域の画素の信号を切り出す第 2 の画素切り出し手段と、

30 上記係数データ切り換え手段で取り出された上記係数データと、上記第 2 の画素切り出し手段により切り出された上記第 2 の領域の画素の信号とから、上記線形推定式を用いて上記第 2 のビデオ信号を構成する所定画素の信号を演算して出力するビデオ信号出力手段とを備えることを特徴とするテレビ受信機。

【請求項 8】 ユーザの操作を受け付けるためのユーザ操作手段をさらに備え、

上記係数データ切り換え手段の切り換え動作を、上記ユーザ操作手段で受け付けられたユーザの操作に基づいて制御することを特徴とする請求項 7 に記載のテレビ受信機。

40 【請求項 9】 ビデオ信号を入力する 1 個または複数個の入力端子と、

上記受信手段で得られるビデオ信号、あるいは上記 1 個または複数個の入力端子から入力されるビデオ信号のいずれかを取り出し、上記受信手段で得られるビデオ信号の代わりに上記ビデオ信号変換手段に上記第 1 のビデオ信号として供給するビデオ信号切り換え手段とをさらに備え、

上記係数データ切り換え手段の切り換え動作は、上記ビデオ信号切り換え手段の切り換え動作に連動して制御されることを特徴とする請求項 7 に記載のテレビ受信機。

【請求項 10】 上記複数の係数データ記憶部には、それぞれ複数の信号源より出力されるビデオ信号に対応した上記係数データが記憶されることを特徴とする請求項 9 に記載のテレビ受信機。

【請求項 11】 第 1 の画像信号を、この第 1 の画像信号より画素数の多い第 2 の画像信号に変換する際に使用される線形推定式の係数データを生成する装置において、

上記第 2 の画像信号に対応する教師信号を処理して上記第 1 の画像信号に対応する入力信号を得る信号処理手段と、

上記教師信号を構成する複数の画素の信号にそれぞれ対応して、上記入力信号より第 1 の領域の画素の信号を順次切り出す第 1 の画素切り出し手段と、

上記第 1 の画素切り出し手段により順次切り出された上記第 1 の領域の画素の信号のレベル分布のパターンを検出し、このパターンに基づいて上記教師信号を構成する上記複数の画素の信号がそれぞれ属するクラスを決定してクラス情報を出力するクラス決定手段と、

上記教師信号を構成する上記複数の画素の信号にそれぞれ対応して、上記入力信号より第 2 の領域の画素の信号を順次切り出す第 2 の画素切り出し手段と、

上記クラス決定手段より出力される上記教師信号を構成する上記複数の画素の信号がそれぞれ属するクラスを示すクラス情報と、上記教師信号を構成する上記複数の画素の信号と、上記第 2 の画素切り出し手段により順次切り出された上記第 2 の領域の画素の信号とから、各クラス毎に上記係数データをそれぞれ得るための正規方程式を生成する正規方程式生成手段と、

上記正規方程式を解いて上記各クラス毎の係数データを得る係数データ演算手段とを備えることを特徴とする係数データ生成装置。

【請求項 12】 上記信号処理手段は、上記教師信号に対して垂直および水平の間引き処理をして上記第 1 の画像信号に対応した画素を持つ画像信号を得る間引きフィルタと、

上記間引きフィルタより出力される画像信号より RF 変調信号を得る RF 変調回路と、

この RF 変調回路より出力される上記 RF 変調信号より上記入力信号を得る RF 復調回路とを有してなることを特徴とする請求項 11 に記載の係数データ生成装置。

【請求項 13】 上記信号処理手段は、上記教師信号に対して垂直および水平の間引き処理をして上記第 1 の画像信号に対応した画素を持つ画像信号を得る間引きフィルタと、

上記間引きフィルタより出力される画像信号を圧縮符号化するエンコーダと、

上記エンコーダより出力される圧縮符号化信号に対して復号化処理して上記入力信号を得るデコーダとを有してなることを特徴とする請求項 11 に記載の係数データ生

成装置。

【請求項 14】 上記信号処理手段は、上記教師信号に対して垂直および水平の間引き処理をして上記第 1 の画像信号に対応した画素を持つ画像信号を得る間引きフィルタと、

上記間引きフィルタより出力される画像信号を記録媒体に記録再生して上記入力信号を得る録再処理部とを有してなることを特徴とする請求項 11 に記載の係数データ生成装置。

【請求項 15】 上記信号処理手段は、上記教師信号に対して垂直および水平の間引き処理をして上記第 1 の画像信号に対応した画素を持つ画像信号を得る間引きフィルタを有し、

上記間引きフィルタのフィルタ特性を可変できるようにしたことを特徴とする請求項 11 に記載の係数データ生成装置。

【請求項 16】 第 1 の画像信号を、この第 1 の画像信号より画素数の多い第 2 の画像信号に変換する際に使用される線形推定式の係数データを生成する方法において、

上記第 2 の画像信号に対応する教師信号を処理して上記第 1 の画像信号に対応する入力信号を得る第 1 の工程と、

上記教師信号を構成する複数の画素の信号にそれぞれ対応して、上記入力画像信号より第 1 の領域の画素の信号を順次切り出す第 2 の工程と、

上記第 1 の画素切り出し手段により順次切り出された上記第 1 の領域の画素の信号のレベル分布のパターンを検出し、このパターンに基づいて上記教師信号を構成する

上記複数の画素の信号がそれぞれ属するクラスを決定してクラス情報を出力する第 3 の工程と、

上記教師信号を構成する上記複数の画素の信号にそれぞれ対応して、上記入力信号より第 2 の領域の画素の信号を順次切り出す第 4 の工程と、

上記第 3 の工程で出力される上記教師信号を構成する上記複数の画素の信号がそれぞれ属するクラスを示すクラス情報と、上記教師信号を構成する上記複数の画素の信号と、上記第 4 の工程で順次切り出された上記第 2 の領域の画素の信号とから、各クラス毎に上記係数データをそれぞれ得るための正規方程式を生成する第 5 の工程と、

上記第 5 の工程で生成される正規方程式を解いて上記各クラス毎の係数データを得る第 6 の工程とを備えることを特徴とする係数データ生成方法。

【請求項 17】 第 1 の画像信号を、この第 1 の画像信号より画素数の多い第 2 の画像信号に変換する際に使用される線形推定式の係数データを生成する方法において、

上記第 2 の画像信号に対応する教師信号を処理して上記第 1 の画像信号に対応する入力信号を得る第 1 の工程

と、

上記教師信号より得られる予測対象画素値と上記入力信号より得られる予測タップの複数の画素値との組み合わせを学習データとして順次生成する第2の工程と、
上記第2の工程で生成される各学習データにおける上記予測対象画素値が属するクラスを決定する第3の工程と、

上記第2の工程で生成される複数の学習データと、上記第3の工程で決定される各学習データにおける上記予測対象画素値が属するクラスとから、各クラス毎に上記係数データを得るための正規方程式を生成する第4の工程と、

上記第4の工程で生成される正規方程式を解いて上記各クラス毎の係数データを得る第5の工程とを備えることを特徴とする係数データ生成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えばNTSC方式のビデオ信号をハイビジョンのビデオ信号に変換する画像信号変換装置およびそれを使用したテレビ受信機、並びにそれに使用される係数データの生成装置および生成方法に関する。詳しくは、線形推定式を使用して第1の画像信号をこの第1の画像信号より画素数の多い第2の画像信号に変換する際に、複数種類の係数データを選択的に使用可能とすることによって、変換処理を適切に行い得るようにした画像信号変換装置等に係るものである。

【0002】

【従来の技術】近年、オーディオ・ビジュアル指向の高まりから、より高解像度の画像を得ることができるようなテレビ受信機の開発が望まれ、この要望に応じて、いわゆるハイビジョンが開発された。ハイビジョンの走査線数は、NTSC方式の走査線数が525本であるのに対して、2倍以上の1125本である。また、ハイビジョンの縦横比は、NTSC方式の縦横比が3:4であるのに対して、9:16となっている。このため、ハイビジョンでは、NTSC方式に比べて、高解像度で臨場感のある画像を表示することができる。

【0003】ハイビジョンはこのような優れた特性を有するが、NTSC方式のビデオ信号をそのまま供給しても、ハイビジョン方式による画像表示を行うことはできない。これは、上述のようにNTSC方式とハイビジョンとは規格が異なるからである。

【0004】そこで、NTSC方式のビデオ信号に応じた画像をハイビジョン方式で表示するため、本出願人は、先に、NTSC方式のビデオ信号をハイビジョンのビデオ信号に変換するための変換装置を提案した（特願平6-205934号参照）。この変換装置では、ハイビジョンのビデオ信号を構成する各画素の信号を、NTSC方式の所定領域の画素の信号と係数データ（予測係

数値）とから線形推定式を用いて得るようになってい
る。ここで、係数データは、予め学習により獲得され、ROM (read only memory) 等の係数データ記憶手段に記憶されている。

【0005】

【発明が解決しようとする課題】上述した変換装置においては、係数データ記憶手段に記憶されている係数データは1種類のみである。そのため、NTSC方式のビデオ信号が出力される信号源（例えばチューナ、ビデオテープレコーダ、デジタルビデオディスク装置等）、NTSC方式のビデオ信号の周波数特性、さらにはNTSC方式のビデオ信号の表示内容（文字画、自然画等）等によっては、係数データ記憶手段に記憶されている係数データが適当でなく、適切な変換処理を行えないという問題があった。

【0006】そこで、この発明では、変換処理を適切に行い得るようにした画像信号変換装置等を提供することを目的とする。

【0007】

【課題を解決するための手段】この発明に係る画像信号変換装置は、第1の画像信号を、この第1の画像信号より画素数の多い第2の画像信号に変換するようにした画像信号変換装置において、第1の画像信号から第1の領域の画素の信号を切り出す第1の画素切り出し手段と、この第1の画素切り出し手段により切り出された第1の領域の画素の信号のレベル分布パターンを検出し、このパターンに基づいて推定しようとする第2の画像信号を構成する所定画素の信号が属するクラスを決定してクラス情報を出力するクラス決定手段と、それぞれクラス情報で示される各クラスに対応した線形推定式の係数データを記憶すると共に、それぞれ種類を異にする各クラスに対応した線形推定式の係数データを記憶する複数の係数データ記憶部を持つ係数データ記憶手段と、クラス決定手段より出力されるクラス情報に対応して複数の係数データ記憶部より読み出される係数データのうちのいずれかを取り出す係数データ切換手段と、第1の画像信号から第2の領域の画素の信号を切り出す第2の画素切り出し手段と、係数データ切り換え手段で取り出された係数データと第2の画素切り出し手段により切り出された第2の領域の画素の信号とから線形推定式を用いて第2の画像信号を構成する所定画素の信号を演算して出力する画像信号出力手段とを備えるものである。第1および第2の画素切り出し手段が共通に構成され、従って第1および第2の領域が同じであってもよい。

【0008】推定しようとする第2の画像信号を構成する所定画素に対応して第1の画像信号から第1の領域の画素の信号が切り出され、そのレベル検出パターンに基づいて上述した第2の画像信号を構成する所定画素の信号が属するクラスが決定されてクラス情報が出力される。このクラス情報に対応して複数の係数データ記憶部

より読み出される係数データのうちのいずれかが係数データ切り換え手段によって取り出される。また、上述した第2の画像信号を構成する所定画素に対応して第1の画像信号から第2の領域の画素の信号が切り出される。そして、この第2の領域の画素の信号と係数データ切り換え手段で取り出された係数データとから、線形推定式を用いて上述した第2の画像信号を構成する所定画素の信号が演算される。

【0009】複数の係数データ記憶部には、複数の信号源より出力される画像信号に対応した係数データ、垂直および水平の周波数特性を異にする複数の画像信号に対応した係数データ、表示内容を異にする複数の画像信号に対応した係数データ等が記憶される。

【0010】ユーザの操作を受け付けるためのユーザ操作手段をさらに備え、係数データ切り換え手段における切り換え動作をユーザ操作手段で受け付けられたユーザの操作に基づいて制御するようにしてもよい。これにより、線形推定式で使用する係数データを変更し、第1の画像信号に適した係数データにより変換処理が適切に行われるようにすることが可能となる。

【0011】また、第1の画像信号が出力される信号源を検出する信号源検出手段をさらに備え、係数データ切り換え手段の切り換え動作を信号源検出手段の検出結果に基づいて制御するようにしてもよい。これにより、複数の係数データ記憶部に複数の信号源より出力される画像信号に対応した係数データが記憶される場合、線形推定式で使用する係数データが第1の画像信号に適した係数データに自動的に変更され、変換処理が適切に行われるようになる。

【0012】また、この発明に係るテレビ受信機は、テレビ放送信号を受信してビデオ信号を得る受信手段と、この受信手段で得られるビデオ信号が第1のビデオ信号として供給され、この第1のビデオ信号より画素数の多い第2のビデオ信号に変換するビデオ信号変換手段と、第2のビデオ信号による画像を表示する画像表示手段とを有してなるものである。そして、ビデオ信号変換手段は、第1のビデオ信号から第1の領域の画素の信号を切り出す第1の画素切り出し手段と、第1の画素切り出し手段により切り出された第1の領域の画素の信号のレベル分布パターンを検出し、このパターンに基づいて推定しようとする第2のビデオ信号を構成する所定画素の信号が属するクラスを決定してクラス情報を出力するクラス決定手段と、それぞれクラス情報で示される各クラスに対応した線形推定式の係数データを記憶すると共に、それぞれ種類を異にする上記各クラスに対応した線形推定式の係数データを記憶する複数の係数データ記憶部を持つ係数データ記憶手段と、クラス決定手段より出力されるクラス情報に対応して複数の係数データ記憶部より読み出される係数データのうちのいずれかを取り出す係数データ切り換え手段と、第1のビデオ信号から第2の領

域の画素の信号を切り出す第2の画素切り出し手段と、係数データ切り換え手段で取り出された係数データと、第2の画素切り出し手段により切り出された第2の領域の画素の信号とから線形推定式を用いて第2のビデオ信号を構成する所定画素の信号を演算して出力するビデオ信号出力手段とを備えるものである。第1および第2の画素切り出し手段が共通に構成され、従って第1および第2の領域が同じであってもよい。

【0013】テレビ放送信号を受信してビデオ信号、例えばNTSC方式のビデオ信号が得られ、このビデオ信号が第1のビデオ信号としてビデオ信号変換手段に供給され、この第1のビデオ信号より画素数の多い第2のビデオ信号、例えばハイビジョンのビデオ信号に変換される。そして、画像表示手段には第2のビデオ信号による画像が表示される。

【0014】ビデオ信号変換手段では、推定しようとする第2のビデオ信号を構成する所定画素に対応して第1のビデオ信号から第1の領域の画素の信号が切り出され、そのレベル検出パターンに基づいて上述した第2のビデオ信号を構成する所定画素の信号が属するクラスが決定されてクラス情報が出力される。このクラス情報に対応して複数の係数データ記憶部より読み出される係数データのいずれかが係数データ切り換え手段によって取り出される。また、上述した第2のビデオ信号を構成する所定画素に対応して第1のビデオ信号から第2の領域の画素の信号が切り出される。そして、この第2の領域の画素の信号と係数データ切り換え手段で取り出された係数データとから、線形推定式を用いて上述した第2のビデオ信号を構成する所定画素の信号が演算される。

【0015】ユーザの操作を受け付けるためのユーザ操作手段をさらに備え、係数データ切り換え手段の取り出し動作をユーザ操作手段で受け付けられたユーザの操作に基づいて制御するようにしてもよい。これにより、線形推定式で使用する係数データを変更し、第1のビデオ信号に適した係数データにより変換処理が適切に行われるようにすることが可能となる。

【0016】また、ビデオ信号を入力する1個または複数個の入力端子と、受信手段で得られるビデオ信号、あるいは1個または複数個の入力端子から入力されるビデオ信号のいずれかを取り出し、受信手段で得られるビデオ信号の代わりにビデオ信号変換手段に第1のビデオ信号として供給するビデオ信号切り換え手段とをさらに備え、係数データ切り換え手段の切り換え動作が上記ビデオ信号切り換え手段の切り換え動作に連動して制御されるようにしてもよい。

【0017】1個または複数個の入力端子に入力されるビデオ信号が出力される信号源が決まっており、しかも複数の係数データ記憶部に複数の信号源より出力されるビデオ信号に対応した係数データが記憶される場合、係数データ切り換え手段の切り換え動作が上記ビデオ信号

切り換え手段の切り換え動作に連動して制御されることにより、線形推定式で使用する係数データが第1のビデオ信号に適した係数データに自動的に変更され、変換処理が適切に行われるようになる。

【0018】また、この発明に係る係数データ生成装置は、第1の画像信号をこの第1の画像信号より画素数の多い第2の画像信号に変換する際に使用される線形推定式の係数データを生成する装置において、第2の画像信号に対応する教師信号を処理して上記第1の画像信号に対応する入力信号を得る信号処理手段と、教師信号を構成する複数の画素の信号にそれぞれ対応して、入力信号より第1の領域の画素の信号を順次切り出す第1の画素切り出し手段と、第1の画素切り出し手段により順次切り出された第1の領域の画素の信号のレベル分布のパターンを検出し、このパターンに基づいて教師信号を構成する複数の画素の信号がそれぞれ属するクラスを決定してクラス情報を出力するクラス決定手段と、教師信号を構成する複数の画素の信号にそれぞれ対応して、入力信号より第2の領域の画素の信号を順次切り出す第2の画素切り出し手段と、クラス決定手段より出力される教師信号を構成する複数の画素の信号がそれぞれ属するクラスを示すクラス情報と、教師信号を構成する複数の画素の信号と、第2の画素切り出し手段により順次切り出された第2の領域の画素の信号とから、各クラス毎に係数データをそれぞれ得るための正規方程式を生成する正規方程式生成手段と、正規方程式を解いて各クラス毎の係数データを得る係数データ演算手段とを備えるものである。第1および第2の画素切り出し手段が共通に構成され、従って第1および第2の領域が同じであってもよい。

【0019】また、この発明に係る係数データ生成方法は、第1の画像信号をこの第1の画像信号より画素数の多い第2の画像信号に変換する際に使用される線形推定式の係数データを生成する方法において、第2の画像信号に対応する教師信号を処理して第1の画像信号に対応する入力信号を得る第1の工程と、教師信号を構成する複数の画素の信号にそれぞれ対応して、入力信号より第1の領域の画素の信号を順次切り出す第2の工程と、第1の画素切り出し手段により順次切り出された第1の領域の画素の信号のレベル分布のパターンを検出し、このパターンに基づいて教師信号を構成する複数の画素の信号がそれぞれ属するクラスを決定してクラス情報を出力する第3の工程と、教師信号を構成する複数の画素の信号にそれぞれ対応して、入力信号より第2の領域の画素の信号を順次切り出す第4の工程と、第3の工程で出力される教師信号を構成する複数の画素の信号がそれぞれ属するクラスを示すクラス情報と、教師信号を構成する複数の画素の信号と、第4の工程で順次切り出された第2の領域の画素の信号とから、各クラス毎に係数データをそれぞれ得るための正規方程式を生成する第5の工程

と、この第5の工程で生成される正規方程式を解いて各クラス毎の係数データを得る第6の工程とを備えるものである。

【0020】第2の画像信号、例えばハイビジョンのビデオ信号に対応する教師信号が処理されて第1の画像信号、例えばNTSC方式のビデオ信号に対応する入力信号が得られる。教師信号を構成する複数の画素の信号にそれぞれ対応して、入力信号より第1の領域の画素の信号が順次切り出され、その第1の領域の画素の信号のレベル分布パターンに基づいて教師信号を構成する複数の画素の信号がそれぞれ属するクラスが決定されてクラス情報が出力される。

【0021】また、教師信号を構成する複数の画素の信号にそれぞれ対応して、入力信号より第2の領域の画素の信号が順次切り出される。そして、この第2の領域の画素の信号と、教師信号を構成する複数の画素の信号がそれぞれ属するクラスを示すクラス情報と、教師信号を構成する複数の画素の信号とから、各クラス毎に係数データをそれぞれ得るための正規方程式が生成され、この正規方程式を解くことで各クラス毎の係数データが得られる。信号処理手段の構成を変更することで、信号源や周波数特性等を異にする画像信号に対応した係数データを得ることが可能となる。さらに、文字画や自然画等の表示内容を異にする教師信号を使用することで、表示内容を異にする画像信号に対応した係数データを得ることが可能となる。

【0022】例えば、信号処理手段を、教師信号に対して垂直および水平の間引き処理をして第1の画像信号に対応した画素を持つ画像信号を得る間引きフィルタと、この間引きフィルタより出力される画像信号よりRF変調信号を得るRF変調回路と、このRF変調回路より出力されるRF変調信号より入力信号を得るRF復調回路とを有する構成とすることにより、チューナより出力されるビデオ信号に対応した係数データを生成することが可能となる。また例えば、信号処理手段を、教師信号に対して垂直および水平の間引き処理をして第1の画像信号に対応した画素を持つ画像信号を得る間引きフィルタを有し、間引きフィルタのフィルタ特性を可変できる構成とすることで、周波数特性を異にする画像信号に対応した係数データを生成することが可能となる。

【0023】

【発明の実施の形態】以下、図面を参照しながら、この発明の実施の形態について説明する。図1は、第1の実施の形態としてのテレビ受信機100の構成を示している。このテレビ受信機100は、NTSC方式のビデオ信号を受信し、このNTSC方式のビデオ信号をハイビジョンのビデオ信号に変換し、ハイビジョン方式の表示画像を得るものである。

【0024】テレビ受信機100は、マイクロコンピュータを備え、システム全体の動作を制御するためのシス

テムコントローラ101と、リモートコントロール信号を受信するリモコン受信部102とを有している。リモコン受信部102は、システムコントローラ101に接続され、リモコン送信機103よりユーザの操作に応じて出力されるリモートコントロール信号RMを受信し、その信号RMに対応した操作信号をシステムコントローラ101に供給するように構成されている。

【0025】また、テレビ受信機100は、受信アンテナ104と、この受信アンテナ104で捕らえられたテレビ放送信号（RF変調信号）が供給され、選局処理、中間周波増幅処理、検波処理等を行ってNTSC方式のコンポジットビデオ信号SVaを得るチューナ105と、ビデオテープレコーダ（図示せず）で再生されたNTSC方式のコンポジットビデオ信号SVbが供給される入力端子106と、チューナ105より出力されるビデオ信号SVaまたは入力端子106に供給されるビデオ信号SVbを選択的に出力するためのスイッチ回路107とを有している。スイッチ回路107の切り換え動作は、システムコントローラ101によって制御される。

【0026】また、テレビ受信機100は、スイッチ回路107より出力されるビデオ信号SVcが供給され、輝度信号Yと搬送色信号Cの分離処理、搬送色信号Cに対する色復調処理等を行って、コンポーネントビデオ信号SVdを得るYC分離・色復調回路108と、デジタルビデオディスク装置（図示せず）で再生されたNTSC方式のコンポーネントビデオ信号SVeが供給される入力端子109と、YC分離・色復調回路108より出力されるビデオ信号SVdまたは入力端子109に供給されるビデオ信号SVeを選択的に出力するためのスイッチ回路110とを有している。スイッチ回路110の切り換え動作は、システムコントローラ101によって制御される。なお、上述したコンポーネントビデオ信号は、輝度信号Yと、赤色差信号R-Y、青色差信号B-Yとからなっている。

【0027】また、テレビ受信機100は、スイッチ回路110より出力されるNTSC方式のコンポーネントビデオ信号VSDをハイビジョンのビデオ信号VHDに変換するビデオ信号変換部111と、このビデオ信号変換部111より出力されるビデオ信号VHDを赤、緑、青の3原色信号に変換するマトリックス回路112と、その3原色信号によるハイビジョン方式の画像を表示するための受像管113とを有している。ここで、ビデオ信号変換部111では、後述するように、ビデオ信号VHDを構成する各画素の信号が線形推定式を使用して求められる。

【0028】図1に示すテレビ受信機100の動作を説明する。ユーザのリモコン送信機103の操作によってチューナ105より出力されるビデオ信号SVaに対応する画像表示を行う第1のモードが選択される場合、シ

ステムコントローラ101の制御によって、スイッチ回路107からはビデオ信号SVaが出力され、スイッチ回路110からはビデオ信号SVdが出力される。そのため、ビデオ信号変換部111に供給されるビデオ信号VSDはビデオ信号SVaに対応したものとなり、このビデオ信号VSDがビデオ信号変換部111でハイビジョンのビデオ信号VHDに変換される。上述せず、システムコントローラ101よりビデオ信号変換部111には係数データの切換信号CSWが供給されており、この第1のモードが選択される場合、線形推定式の係数データとしてチューナより出力されるビデオ信号に対応した係数データが使用される。ビデオ信号変換部111より出力されるビデオ信号VHDはマトリックス回路112で3原色信号に変換されて受像管113に供給され、受像管113の画面上にはビデオ信号SVaに対応するハイビジョン方式の画像が表示される。

【0029】また、ユーザのリモコン送信機103の操作によって入力端子106に供給されるビデオテープレコーダの再生信号であるビデオ信号SVbに対応する画像表示を行う第2のモードが選択される場合、システムコントローラ101の制御によって、スイッチ回路107からはビデオ信号SVbが出力され、スイッチ回路110からはビデオ信号SVdが出力される。そのため、ビデオ信号変換部111に供給されるビデオ信号VSDはビデオ信号SVbに対応したものとなり、このビデオ信号VSDがビデオ信号変換部111でハイビジョンのビデオ信号VHDに変換される。この場合、線形推定式の係数データとしてビデオテープレコーダより再生されるビデオ信号に対応した係数データが使用される。ビデオ信号変換部111より出力されるビデオ信号VHDはマトリックス回路112で3原色信号に変換されて受像管113に供給され、受像管113の画面上にはビデオ信号SVbに対応するハイビジョン方式の画像が表示される。

【0030】また、ユーザのリモコン送信機103の操作によって入力端子109に供給されるデジタルビデオディスク装置の再生信号であるビデオ信号SVeに対応する画像表示を行う第3のモードが選択される場合、システムコントローラ101の制御によって、スイッチ回路110からはビデオ信号SVeが出力される。そのため、ビデオ信号変換部111に供給されるビデオ信号VSDはビデオ信号SVeに対応したものとなり、このビデオ信号VSDがビデオ信号変換部111でハイビジョンのビデオ信号VHDに変換される。この場合、線形推定式の係数データとしてデジタルビデオディスク装置より再生されるビデオ信号に対応した係数データが使用される。ビデオ信号変換部111より出力されるビデオ信号VHDはマトリックス回路112で3原色信号に変換されて受像管113に供給され、受像管113の画面上にはビデオ信号SVeに対応するハイビジョン方式

の画像が表示される。

【0031】次に、ビデオ信号変換部111の詳細を説明する。図2は、ビデオ信号変換部111の構成例を示している。このビデオ信号変換部111は、NTSC方式のビデオ信号VSDが供給される入力端子121と、このビデオ信号VSDをデジタル信号（以下、「SD画素データ」という）に変換するA/Dコンバータ122とを有している。

【0032】また、ビデオ信号変換部111は、A/Dコンバータ122より出力されるSD画素データより、ハイビジョンのビデオ信号VHDを構成する画素データ（以下、「HD画素データ」という）のうち推定しようとする所定のHD画素データに対応した領域のSD画素データを切り出す領域切り出し回路123と、この領域切り出し回路123で切り出されたSD画素データに対してADRC（Adaptive Dynamic Range Coding）処理を適用して、主に空間内の波形を表すクラス（空間クラス）を決定してクラス情報を出力するADRC回路124とを有している。

【0033】図3および図4は、SD画素とHD画素の位置関係を示している。領域切り出し回路123では、例えば図5に示すように、HD画素データyを推定しようとする場合、これらHD画素データyの近傍に位置す*

$$q_i = [(k_i - \text{MIN} + 0.5) \cdot 2^p / \text{DR}] \quad \dots (1)$$

【0037】また、ビデオ信号変換部111は、A/Dコンバータ122より出力されるSD画素データより、ハイビジョンのビデオ信号VHDを構成するHD画素データのうち推定しようとする所定のHD画素データに対応した領域のSD画素データを切り出す領域切り出し回路125と、この領域切り出し回路125で切り出されたSD画素データより、主に動きの程度を表すためのクラス（動きクラス）を決定してクラス情報を出力する動きクラス決定回路126とを有している。

【0038】領域切り出し回路125では、例えば図6に示すように、HD画素データyを推定しようとする場合、これらHD画素データyの近傍に位置する10個のSD画素データ $m_1 \sim m_s$, $n_1 \sim n_s$ が切り出される。

【0039】動きクラス決定回路126では、領域切り出し回路125で切り出されたSD画素データ m_i , n_i からフレーム間差分が算出され、さらにその差分の絶対値の平均値に対してしきい値処理が行われて動きの指標である動きクラスのクラス情報MVが出力される。

【0040】すなわち、動きクラス決定回路126では、(2)式によって、差分の絶対値の平均値AVが算出される。領域切り出し回路123で、例えば上述したように10個のSD画素データ $m_1 \sim m_s$, $n_1 \sim n_s$ が切り出されるとき、(2)式におけるNbは5である。

【0041】

【数1】

*るSD画素データ $k_1 \sim k_i$ が切り出される。

【0034】ADRC回路124では、領域切り出し回路123で切り出されたSD画素データのレベル分布のパターン化を目的として、各SD画素データを、例えば8ビットデータから2ビットデータに圧縮するような演算が行われる。そして、ADRC回路124からは、各SD画素データに対応した圧縮データ（再量子化コード） q_i が空間クラスのクラス情報として出力される。

【0035】本来ADRCは、VTR（Video Tape Recorder）向け高性能符号化用に開発された適応的再量子化法であるが、信号レベルの局所的なパターンを短い語長で効率的に表現できるので、本実施の形態では、領域切り出し回路123で切り出されたSD画素データのレベル分布のパターン化に使用している。

【0036】ADRC回路124では、領域内のSD画素データの最大値をMAX、その最小値をMIN、領域内のダイナミックレンジをDR（ $= \text{MAX} - \text{MIN} + 1$ ）、再量子化ビット数をpとすると、領域内の各SD画素データ k_i に対して、(1)式の演算により再量子化コード q_i が得られる。ただし、(1)式において、[]は切り捨て処理を意味している。領域切り出し回路123で、Na個のSD画素データが切り出されるとき、 $i = 1 \sim \text{Na}$ である。

$$AV = \frac{\sum_{i=1}^{\text{Nb}} |m_i - n_i|}{\text{Nb}} \quad \dots (2)$$

【0042】そして、動きクラス決定回路126では、上述したように算出された平均値AVが1個または複数個のしきい値と比較されてクラス情報MVが得られる。例えば、3個のしきい値 t_{h1} , t_{h2} , t_{h3} （ $t_{h1} < t_{h2} < t_{h3}$ ）が用意され、4つの動きクラスを決定する場合、 $AV \leq t_{h1}$ のときは $MV = 0$ 、 $t_{h1} < AV \leq t_{h2}$ のときは $MV = 1$ 、 $t_{h2} < AV \leq t_{h3}$ のときは $MV = 2$ 、 $t_{h3} < AV$ のときは $MV = 3$ とされる。

【0043】また、ビデオ信号変換部111は、ADRC回路124より出力される空間クラスのクラス情報としての再量子化コード q_i と、動きクラス決定回路126より出力される動きクラスのクラス情報MVに基づき、推定しようとするHD画素データが属するクラスを示すクラスコードCLを得るためのクラスコード発生回路127を有している。クラスコード発生回路127では、(3)式によって、クラスコードCLの演算が行われる。なお、(3)式において、Naは領域切り出し回路123で切り出されるSD画素データの個数、pはADRC回路124における再量子化ビット数を示している。

【0044】

【数2】

$$CL = \sum_{i=1}^{Na} q_i (2^P)^i + MV \cdot 2^{P^{Na}} \quad \dots (3)$$

【0045】また、ビデオ信号変換部111は、後述する推定演算回路で使用される線形推定式の係数データが各クラス毎に記憶されている3個のROMテーブル128a, 128b, 128cを有している。ROMテーブル128aには、ビデオ信号VSDの信号源がチューナである場合に対応した係数データが記憶されている。ROMテーブル128bには、ビデオ信号VSDの信号源がビデオテープレコーダである場合に対応した係数データが記憶されている。ROMテーブル128cには、ビデオ信号VSDの信号源がディジタルビデオディスク装置である場合に対応した係数データが記憶されている。ROMテーブル128a～128cにはクラスコード発生回路127より出力されるクラスコードCLが読み出しアドレス情報として供給され、これらROMテーブル128a～128cにはクラスコードCLに対応した係数データCa, Cb, Ccが読み出される。

【0046】また、ビデオ信号変換部111は、ROMテーブル128a, 128b, 128cより出力される係数データCa, Cb, Ccのいずれかを選択的に取り出すためのスイッチ回路129を有している。ROMテーブル128a, 128b, 128cの出力側は、それぞれスイッチ回路129のa側、b側、c側の固定端子に接続される。

【0047】スイッチ回路129の切り換えはシステムコントローラ101より供給される係数データの切換信号CSW(図1参照)によって制御され、スイッチ回路129より、ビデオ信号VSDが得られる信号源(チューナ、ビデオテープレコーダ、ディジタルビデオディスク装置)に対応した係数データwiが取り出されるようにされる。

【0048】すなわち、チューナ105より出力されるビデオ信号SVaに対応する画像表示を行う第1のモードが選択され、ビデオ信号VSDがビデオ信号SVaに対応したものとなる場合、スイッチ回路129はa側に接続される。入力端子106に供給されるビデオテープレコーダの再生信号であるビデオ信号SVbに対応する画像表示を行う第2のモードが選択され、ビデオ信号VSDがビデオ信号SVbに対応したものとなる場合、スイッチ回路129はb側に接続される。さらに入力端子109に供給されるディジタルビデオディスク装置の再生信号であるビデオ信号Sveに対応する画像表示を行う第3のモードが選択され、ビデオ信号VSDがビデオ信号Sveに対応したものとなる場合、スイッチ回路129はc側に接続される。

【0049】また、ビデオ信号変換部111は、A/Dコンバータ122より出力されるSD画素データより、ハイビジョンのビデオ信号VHDを構成するHD画素デ

*ータのうち推定しようとする所定のHD画素データに対応した領域のSD画素データを切り出す領域切り出し回路130と、この領域切り出し回路130で切り出されたSD画素データと上述したスイッチ回路129で取り出される係数データwiとから、推定しようとするHD画素データを演算する推定演算回路131とを有している。

【0050】領域切り出し回路130では、例えば図7に示すように、HD画素データ $y_1 \sim y_4$ を推定しようとする場合、これらHD画素データyの近傍に位置するSD画素データ $x_1 \sim x_{25}$ が切り出される。推定演算回路131では、領域切り出し回路130で切り出されたSD画素データxiと、スイッチ回路129で取り出された係数データwiとから、(4)式の線形推定式によって、推定しようとするHD画素データyが演算される。領域切り出し回路130で、例えば上述したように25個のSD画素データ $x_1 \sim x_{25}$ が切り出されるとき、(4)式におけるn、つまりタップ数は25である。

【0051】

【数3】

$$y = \sum_{i=1}^n w_i \cdot x_i \quad \dots (4)$$

【0052】また、ビデオ信号変換部111は、推定演算回路131より順次出力されるHD画素データをアナログ信号に変換してハイビジョンのビデオ信号VHDを得るD/Aコンバータ132と、このビデオ信号VHDを導出する出力端子133とを有している。

【0053】図2に示すビデオ信号変換部111の動作を説明する。NTSC方式のビデオ信号VSDがA/Dコンバータ122でディジタル信号に変換されてSD画素データが形成される。ハイビジョンビデオ信号VHDを構成するHD画素データのうち推定しようとする所定のHD画素データyに対応して、A/Dコンバータ122より出力されるSD画素データより領域切り出し回路123で所定領域のSD画素データkiが切り出され、この切り出された各SD画素データkiに対してADR回路124でADRC処理が施されて空間クラス(主に空間内の波形表現のためのクラス分類)のクラス情報としての再量子化コードqiが得られる。

【0054】また、上述した推定しようとするHD画素データyに対応して、A/Dコンバータ122より出力されるSD画素データより領域切り出し回路125で所定領域のSD画素データmi, niが切り出され、この切り出された各SD画素データmi, niより動きクラス決定回路126で動きクラス(主に動きの程度を表すためのクラス分類)を示すクラス情報MVが得られる。

10

20

30

40

50

【0055】この動きクラス情報MVと上述したADRC回路124で得られる再量子化コードqiとからクラスコード発生回路127で推定しようとするHD画素データyが属するクラスを示すクラス情報としてのクラスコードCLが得られ、このクラスコードCLがROMテーブル128a~128cに読み出しアドレス情報として供給され、これらROMテーブル128a~128cより推定しようとするHD画素データyが属するクラスに対応した係数データCa~Ccが読み出される。そして、スイッチ回路129の切り換えはシステムコントローラ101より供給される係数データの切換信号CSWによって制御され、スイッチ回路129からは入力端子121に供給されるビデオ信号VSDが得られる信号源に対応した係数データwiが取り出される。

【0056】また、上述した推定しようとするHD画素データyに対応して、A/Dコンバータ122より出力されるSD画素データより領域切り出し回路130で所定領域のSD画素データxiが切り出される。そして、推定演算回路131では、その切り出されたSD画素データxiと、上述したようにスイッチ回路129で取り出された係数データwiとから、線形推定式を使用して、推定しようとするHD画素データyが演算される。そして、推定演算回路131より順次出力されるHD画素データyがD/Aコンバータ132によってアナログ信号に変換されてハイビジョンのビデオ信号VHDが得*

$$XW=Y \quad \dots (5)$$

$$X = \begin{bmatrix} x_{11} & x_{12} & \dots & x_{1n} \\ x_{21} & x_{22} & \dots & x_{2n} \\ \dots & \dots & \dots & \dots \\ x_{m1} & x_{m2} & \dots & x_{mn} \end{bmatrix}, \quad W = \begin{bmatrix} w_1 \\ w_2 \\ \dots \\ w_n \end{bmatrix}, \quad Y = \begin{bmatrix} y_1 \\ y_2 \\ \dots \\ y_m \end{bmatrix}$$

【0060】(5)式の観測方程式により収集されたデータに最小自乗法を適用する。この(5)式の観測方程式をもとに、(6)式の残差方程式を考える。

【0061】

【数5】

$$XW=Y+E, \quad E = \begin{bmatrix} e_1 \\ e_2 \\ \dots \\ e_m \end{bmatrix} \quad \dots (6)$$

$$e^2 = \sum_{i=1}^m e_i^2 \quad \dots (7)$$

$$e_1 = \frac{\partial e_1}{\partial w_i} + e_2 \frac{\partial e_2}{\partial w_i} + \dots + e_m \frac{\partial e_m}{\partial w_i} = 0 \quad (i=1, 2, \dots, n) \quad \dots (8)$$

【0064】つまり、(8)式のiに基づくn個の条件

*られ、このビデオ信号VHDが出力端子133に導出される。

【0057】図2に示すビデオ信号変換部111においては、入力端子121に供給されるビデオ信号VSDが得られる信号源に対応した係数データwiがスイッチ回路129より取り出され、推定しようとするHD画素データyを求めるための線形推定式に用いられるようにしているので、NTSC方式のビデオ信号VSDからハイビジョンのビデオ信号VHDへの変換処理を常に適切に行うことができる利益がある。なお、領域切り出し回路123および領域切り出し回路125が共通に構成され、kiとxiを同じとすることも考えられる。

【0058】ところで、ROMテーブル128a~128cには、上述したように各クラスに対応した線形推定式の係数データが記憶されている。この係数データは、予め学習によって生成されたものである。まず、この学習方法について説明する。(4)式の線形推定式に基づく係数データwi(i=1~n)を最小自乗法により求める例を示すものとする。一般化した例として、Xを入力データ、Wを予測係数、Yを予測値として、(5)式の観測方程式を考える。この(5)式において、mは学習データ数を示し、nは予測タップの数を示している。

【0059】

【数4】

※【0062】(6)式の残差方程式から、各wiの最適値は、(7)式のe²を最小にする条件が成り立つ場合と考えられる。すなわち、(8)式の条件を考慮すればよいわけである。

※【0063】

【数6】

を考え、これを満たすw₁, w₂, ..., w_nを算出す

ればよい。そこで、(6)式の残差方程式から、(9)式が得られる。さらに、(9)式と(5)式とから、(10)式が得られる。

$$\frac{\partial e_i}{\partial w_i} = x_{i1}, \frac{\partial e_i}{\partial w_2} = x_{i2}, \dots, \frac{\partial e_i}{\partial w_n} = x_{in} (i=1, 2, \dots, m) \quad \dots (9)$$

$$\sum_{i=1}^m e_i x_{i1} = 0, \sum_{i=1}^m e_i x_{i2} = 0, \dots, \sum_{i=1}^m e_i x_{in} = 0 \quad \dots (10)$$

【0066】そして、(6)式と(10)式とから、(11)式の正規方程式が得られる。

* 【0065】

【数7】

*

※ 【0067】

※ 【数8】

$$\begin{cases} \left(\sum_{j=1}^m x_{j1} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j1} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{j1} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j1} y_j \right) \\ \left(\sum_{j=1}^m x_{j2} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j2} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{j2} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j2} y_j \right) \\ \dots \\ \left(\sum_{j=1}^m x_{jn} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{jn} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{jn} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{jn} y_j \right) \end{cases} \quad \dots (11)$$

【0068】(11)式の正規方程式は、未知数の数nと同じ数の方程式を立てることが可能であるので、各w_iの最確値を求めることができる。この場合、掃き出し法(Gauss-Jordanの消去法)等を用いて連立方程式を解くことになる。

【0069】図8は、上述した予測係数の学習フローを示している。学習を行うためには、入力信号と予測対象となる教師信号を用意しておく。

【0070】まず、ステップST1で、教師信号より得られる予測対象画素値と入力信号より得られる予測タプのn個の画素値との組み合わせを学習データとして生成する。次に、ステップST2で、学習データの生成が終了したか否かを判定し、学習データの生成が終了していないときは、ステップST3でその学習データにおける予測対象画素値が属するクラスを決定する。このクラスの決定は、予測対象画素値に対応して入力信号より得られる所定数の画素値とに基づいて行われ、上述したADRC処理による空間クラス等が決定される。

【0071】そして、ステップST4で、各クラス毎に、ステップST1で生成された学習データ、すなわち予測対象画素値と予測タプのn個の画素値とを使用して、(11)式に示すような正規方程式の生成をする。ステップST1～ステップST3の動作は、学習データの生成が終了するまで繰り返され、多くの学習データが登録された正規方程式が生成される。

【0072】ステップST2で学習データの生成が終了したときは、ステップST5で、各クラス毎に生成された正規方程式を解き、各クラス毎のn個の予測係数w_iを求める。そして、ステップST6で、クラス別にアドレス分割されたROM等の記憶手段に予測係数w_iを登

録して、学習フローを終了する。

【0073】次に、図2に示したビデオ信号変換部11のROMテーブル128a～128cに記憶されている各クラス毎の係数データw_iを、上述した学習の原理によって予め生成する係数データ生成装置150の詳細を説明する。図9は、係数データ生成装置150の構成例を示している。

【0074】この係数データ生成装置150は、教師信号としてのハイビジョンのビデオ信号を構成するHD画素データHD-DAが供給される入力端子151と、このHD画素データHD-DAに対して水平および垂直の間引きフィルタ処理を行って、入力信号としてのNTSC方式のビデオ信号を構成するSD画素データSD-DAを得る信号処理部152とを有している。信号処理部152では、HD画素データHD-DAに対して、垂直間引きフィルタによってフィールド内の垂直方向のライン数が1/2となるように間引き処理されると共に、さらに水平間引きフィルタによって水平方向の画素数が1/2となるように間引き処理される。したがって、SD画素とHD画素の位置関係は、図3および図4に示ようになる。

【0075】図10は、垂直間引きフィルタ153の構成例を示している。この垂直間引きフィルタ153は、折り返し歪みを防止するための帯域制限用のトランスバースルフィルタ153bとラインの間引きを行うための間引き回路153cとが直列接続されて構成されている。トランスバースルフィルタ153bはラインレベルの4個の遅延素子Dの直列回路と、入力データおよび遅延データに対してフィルタ係数a₀～a₄を乗算する5個の乗算器と、この5個の乗算器の出力データを加算する

加算器とを有してなり、係数 $a_0 \sim a_4$ を変更することでフィルタ特性を変化させることができる。間引き回路153cでは、2ラインに1ラインの割合でラインの間引きが行われる。以上の構成において、入力端子153aに供給される入力データはトランスバーサルフィルタ153bで垂直方向の帯域が制限され、その後に間引き回路153cで2ラインに1ラインの割合で間引きが行われる。したがって、出力端子153dには、入力データに対して垂直方向のライン数が $1/2$ とされた出力データが得られる。

【0076】図11は、水平間引きフィルタ154の構成例を示している。この水平間引きフィルタ154は、折り返し歪みを防止するための帯域制限用のトランスバーサルフィルタ154bと画素の間引きを行うための間引き回路154cとが直列接続されて構成されている。トランスバーサルフィルタ154bはクロックレベルの4個の遅延素子Dの直列回路と、入力データおよび遅延データに対してフィルタ係数 $b_0 \sim b_4$ を乗算する5個の乗算器と、この5個の乗算器の出力データを加算する加算器とを有してなり、係数 $b_0 \sim b_4$ を変更することでフィルタ特性を変化させることができる。間引き回路154cでは、2画素に1画素の割合で画素の間引きが行われる。以上の構成において、入力端子154aに供給される入力データはトランスバーサルフィルタ154bで水平方向の帯域が制限され、その後に間引き回路154cで2画素に1画素の割合で間引きが行われる。したがって、出力端子154dには、入力データに対して水平方向の画素数が $1/2$ とされた出力データが得られる。

【0077】また、図9に戻って、係数データ生成装置150は、入力端子151に供給されるHD画素データHD-DAより得られる予測対象画素値としての複数個のHD画素データにそれぞれ対応して、信号処理部152より出力されるSD画素データSD-DAより所定領域のSD画素データを順次切り出す領域切り出し回路155と、この領域切り出し回路155で順次切り出されたSD画素データに対してADRC処理を適用して、主に空間内の波形を表すクラス（空間クラス）を決定してクラス情報を出力するADRC回路156とを有している。

【0078】領域切り出し回路155は、上述したビデオ信号変換部111の領域切り出し回路123と同様に構成される。この領域切り出し回路155からは、例えば図5に示すように、予測対象画素値としてのHD画素データ y に対応して、このHD画素データ y の近傍に位置するSD画素データ $k_1 \sim k_4$ が切り出される。また、ADRC回路157も、上述したビデオ信号変換部111のADRC回路124と同様に構成される。このADRC回路124からは、予測対象値としての各HD画素データにそれぞれ対応して切り出された所定領域のSD画素データ毎に再量子化コード q_i が空間クラスを示す

クラス情報として出力される。

【0079】また、係数データ生成装置150は、上述した予測対象画素値としての各HD画素データにそれぞれ対応して、信号処理部152より出力されるSD画素データSD-DAより所定領域のSD画素データを順次切り出す領域切り出し回路157と、この領域切り出し回路157で切り出されたSD画素データより、主に動きの程度を表すためのクラス（動きクラス）を決定してクラス情報を出力する動きクラス決定回路158とを有している。

【0080】領域切り出し回路157は、上述したビデオ信号変換部111の領域切り出し回路125と同様に構成される。この領域切り出し回路157からは、例えば図6に示すように、予測対象画素値としてのHD画素データ y に対応して、このHD画素データ y の近傍に位置する10個のSD画素データ $m_1 \sim m_5$, $n_1 \sim n_5$ が切り出される。また、動きクラス決定回路158も、上述したビデオ信号変換部111の動きクラス決定回路126と同様に構成される。この動きクラス決定回路158からは、予測対象画素値としての各HD画素データにそれぞれ対応して切り出された所定領域のSD画素データ毎に動きの指標である動きクラスのクラス情報MVが出力される。

【0081】また、係数データ生成装置150は、ADRC回路156より出力される空間クラスのクラス情報としての再量子化コード q_i と、動きクラス決定回路158より出力される動きクラスのクラス情報MVに基づいてクラスコードCLを得るためのクラスコード発生回路159を有している。このクラスコード発生回路159は、上述したビデオ信号変換部111のクラスコード発生回路127と同様に構成される。このクラスコード発生回路127からは、予測対象画素値としての各HD画素データにそれぞれ対応して、そのHD画素データが属するクラスを示すクラスコードCLが出力される。

【0082】また、係数データ生成装置150は、上述した予測対象画素値としての各HD画素データにそれぞれ対応して、信号処理部152より出力されるSD画素データSD-DAより予測タップ値としての所定領域のSD画素データを順次切り出す領域切り出し回路160を有している。領域切り出し回路160は、上述したビデオ信号変換部111の領域切り出し回路130と同様に構成される。この領域切り出し回路160からは、例えば図7に示すように、予測対象画素値としてのHD画素データ y に対応して、このHD画素データ y の近傍に位置する25個のSD画素データ $x_1 \sim x_{25}$ が切り出される。

【0083】また、係数データ生成装置150は、入力端子151に供給されるHD画素データHD-DAより得られる予測対象画素値としての各HD画素データ y と、予測対象画素値としての各HD画素データ y にそれ

それぞれ対応して領域切り出し回路160で順次切り出された予測タップ画素値としてのSD画素データ x_i と、予測対象画素値としての各HD画素データ y にそれぞれ対応してクラスコード発生回路159より出力されるクラスコードCLとから、各クラス毎に、 n 個の係数データ w_i を生成するための正規方程式（(11)式参照）を生成する正規方程式生成回路161を有している。

【0084】この場合、1個のHD画素データ y とそれに対応する n 個の予測タップ画素値との組み合わせで上述した学習データが生成され、従って生成回路161では多くの学習データが登録された正規方程式が生成される。なお、図示しないが、領域切り出し回路160の前段に時間合わせ用の遅延回路を配置することで、領域切り出し回路160から正規方程式生成回路161に供給されるSD画素データ x_i のタイミング合わせを行うことができる。

【0085】また、係数データ生成装置150は、正規方程式生成回路161で各クラス毎に生成された正規方程式のデータが供給され、各クラス毎に生成された正規方程式を解いて、各クラス毎の係数データ（予測係数） w_i を求める予測係数決定回路162と、この求められた係数データ w_i を記憶するメモリ163とを有している。予測係数決定回路162では、正規方程式が例えば掃き出し法などによって解かれて、係数データ w_i が求められる。

【0086】図9に示す係数データ生成装置150の動作を説明する。入力端子151には教師信号としてのハイビジョンのビデオ信号を構成するHD画素データHD-DAが供給され、そしてこのHD画素データHD-DAに対して信号処理部152で水平および垂直の間引き処理等が行われて入力画像信号としてのNTSC方式のビデオ信号を構成するSD画素データSD-DAが得られる。

【0087】また、入力端子151に供給されるHD画素データHD-DAより得られる予測対象画素値としての各HD画素データ y にそれぞれ対応して、信号処理部152より出力されるSD画素データから領域切り出し回路155で所定領域のSD画素データ k_i が順次切り出され、この切り出された各SD画素データ k_i に対してADRC回路156でADRC処理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード q_i が得られる。

【0088】また、予測対象画素値としての各HD画素データ y にそれぞれ対応して、信号処理部152より出力されるSD画素データから領域切り出し回路157で所定領域のSD画素データ m_i 、 n_i が順次切り出され、この切り出された各SD画素データ m_i 、 n_i より動きクラス決定回路158で動きクラス（主に動きの程度を表すためのクラス分類）を示すクラス情報MVが得られる。そして、このクラス情報MVと上述したADRC回

路156で得られる再量子化コード q_i とからクラスコード発生回路159で、予測対象画素値としての各HD画素データ y が属するクラスを示すクラス情報としてのクラスコードCLが得られる。

【0089】また、予測対象画素値としての各HD画素データ y にそれぞれ対応して、信号処理部152より出力されるSD画素データから領域切り出し回路160で所定領域のSD画素データ x_i が順次切り出される。そして、入力端子151に供給されるHD画素データHD-DAより得られる予測対象画素値としての各HD画素データ y と、予測対象画素値としての各HD画素データ y にそれぞれ対応して領域切り出し回路160で順次切り出された予測タップ画素値としてのSD画素データ x_i と、予測対象画素値としての各HD画素データ y にそれぞれ対応してクラスコード発生回路159より出力されるクラスコードCLとから、正規方程式生成回路161では、各クラス毎に、 n 個の係数データ w_i を生成するための正規方程式が生成される。そして、予測係数決定回路162でその正規方程式が解かれ、各クラス毎の係数データ w_i が求められ、その係数データ w_i はクラス別にアドレス分割されたメモリ163に記憶される。

【0090】このように、図9に示す係数データ生成装置150においては、信号処理部152より出力されるSD画素データSD-DAに対応した係数データ w_i を生成することができる。上述したように、ビデオ信号変換部111（図2参照）のROMテーブル128aには、入力端子121に供給されるビデオ信号VSDの信号源がチューナである場合に対応した係数データが記憶されているが、このような係数データを得るためには、信号処理部152より出力されるSD画素データSD-DAを、チューナ出力に対応したものとすればよい。

【0091】この場合、信号処理部152を、図12に示すように構成することが考えられる。すなわち、輝度信号、赤色差信号、青色差信号よりなるコンポーネント方式のビデオ信号を構成するHD画素データHD-DAが、垂直間引きフィルタ153（図10参照）に供給されてライン数が1/2とされ、その後水平間引きフィルタ154（図11参照）に供給されて水平方向の画素数が1/2とされ、NTSC方式のビデオ信号を構成するSD画素データに変換される。

【0092】また、水平間引きフィルタ154より出力されるSD画素データは色変調・YC合成回路171に供給され、色変調処理、輝度信号と搬送色信号との合成処理等によりコンポジット方式のビデオ信号に変換される。そして、このコンポジット方式のビデオ信号はRF変調回路172で変調されてテレビ放送信号と同等の信号に変換される。

【0093】また、RF変調回路172の出力信号はRF復調回路173で復調されてコンポジット方式のビデオ信号に変換される。そして、このコンポジット方式の

ビデオ信号がYC分離・色復調174に供給され、輝度信号と搬送色信号との分離処理、色復調処理等によりコンポーネント方式のビデオ信号を構成するSD画素データSD-DAが得られる。このSD画素データSD-DAは、RFの変復調を介したものであるため、チューナ出力に対応したものとなる。

【0094】また、ビデオ信号変換部111のROMテーブル128bには、入力端子121に供給されるビデオ信号VSDの信号源がビデオテープレコーダである場合に対応した係数データが記憶されているが、このような係数データを得るためには、信号処理部152より出力されるSD画素データSD-DAを、ビデオテープレコーダの再生出力に対応したものとする。

【0095】この場合、信号処理部152を、図13に示すように構成することが考えられる。すなわち、HD画素データHD-DAが、垂直間引きフィルタ153に供給されてライン数が1/2とされ、その後水平間引きフィルタ154に供給されて水平方向の画素数が1/2とされ、NTSC方式のビデオ信号を構成するSD画素データに変換される。そして、この水平間引きフィルタ154より出力されるSD画素データがVTR（ビデオテープレコーダ）録再処理部175に供給され、ビデオテープへの記録再生が行われて、SD画素データSD-DAが得られる。このSD画素データSD-DAは、ビデオテープに対する記録再生を介したものであるため、ビデオテープレコーダの再生出力に対応したものとなる。

【0096】また、ビデオ信号変換部111のROMテーブル128cには、入力端子121に供給されるビデオ信号VSDの信号源がデジタルビデオディスク装置である場合に対応した係数データが記憶されているが、このような係数データを得るためには、信号処理部152より出力されるSD画素データSD-DAを、デジタルビデオディスク装置の再生出力に対応したものとする。

【0097】この場合、信号処理部152を、図14に示すように構成することが考えられる。すなわち、HD画素データHD-DAが、垂直間引きフィルタ153に供給されてライン数が1/2とされ、その後水平間引きフィルタ154に供給されて水平方向の画素数が1/2とされ、NTSC方式のビデオ信号を構成するSD画素データに変換される。

【0098】また、水平間引きフィルタ154より出力されるSD画素データがMPEG（Moving Picture Experts Group）エンコーダ176に供給され、デジタルビデオディスクに記録されているビデオデータと同様のデータ圧縮処理が施される。そして、このMPEGエンコーダ176より出力されるビデオデータがMPEGデコーダ177に供給され、データ伸長処理が施されてSD画素データSD-DAが得られる。このSD画素デ

ータSD-DAは、デジタルビデオディスク装置で採用されるデータ圧縮再生の処理を介したものであるため、デジタルビデオディスク装置の再生出力に対応したものとなる。

【0099】なお、上述した信号処理部152の構成例の他にも、この信号処理部152を所定の信号源に対応した構成とすることで、SD画素データSD-DAをその所定の信号源に対応したものとし、その所定の信号源に対応した係数データwiを得ることが可能となる。

また、間引きフィルタ153、154のフィルタ特性を変化させることで、SD画素データSD-DAの周波数特性を変化させることができ、図9に示す係数データ生成装置150で、周波数特性を異にするビデオ信号に対応した係数データwiを得ることができる。さらに、入力端子151に供給されるHD画素データHD-DAとして、文字画や自然画等の表示内容を異にするものを使用することで、図9に示す係数データ生成装置150で、表示内容を異にするビデオ信号に対応した係数データwiを得ることもできる。

【0100】次に、この発明の第2の実施の形態について説明する。図15は、第2の実施の形態としてのテレビ受信機200の構成を示している。この図15において、図1と対応する部分には同一符号を付し、その詳細説明は省略する。

【0101】このテレビ受信機200は、図1に示すテレビ受信機100におけるスイッチ回路107、110が取り除かれた構成とされている。また、このテレビ受信機200は、システムコントローラ101Aよりビデオ信号変換部111Aに、ユーザのリモコン送信機103の操作に基づいて係数データの切換信号CSWaが供給されるように構成されている。つまり、ユーザは、リモコン送信機103を操作して、ビデオ信号変換部111Aで使用される係数データを任意に切り換えることが可能とされている。

【0102】図16は、ビデオ信号変換部111Aの構成例を示している。この図16において、図2と対応する部分には同一符号を付して示している。このビデオ信号変換部111Aは、ROMテーブル128a、128b、128cの部分を除き、図2に示すビデオ信号変換部111と同様に構成されている。図2に示すビデオ信号変換部111のROMテーブル128d、128e、128fには、それぞれ信号源を異にするビデオ信号に対応した係数データが記憶されていたが、ビデオ信号変換部111AのROMテーブル128d、128e、128fには、それぞれ表示内容を異にするビデオ信号に対応した係数データが記憶されている。

【0103】例えば、ROMテーブル128dには、文字画を表示するビデオ信号に対応した係数データが記憶され、ROMテーブル128fには自然画を表示するビデオ信号に対応した係数データが記憶され、さらにRO

Mテーブル128eには文字画と自然画とが混合した画像を表示するビデオ信号に対応した係数データが記憶されている。

【0104】図15に示すテレビ受信機200の動作を説明する。チューナ105より出力されるNTSC方式のコンポジットビデオ信号SVaはYC分離・色復調回路108に供給され、このYC分離・色復調回路108からはコンポーネント方式のビデオ信号VSDが得られる。このビデオ信号VSDがビデオ信号変換部111でハイビジョンのビデオ信号VHDに変換される。そして、このビデオ信号VHDはマトリックス回路112で3原色信号に変換されて受像管113に供給され、受像管113の画面上にはビデオ信号SVaに対応するハイビジョン方式の画像が表示される。

【0105】この場合、ユーザは、リモコン送信機103を操作して、ビデオ信号変換部111Aで使用される係数データを切り換えることができる。したがって、ビデオ信号VSDが文字画を表示するビデオ信号であるときはROMテーブル128dより読み出される係数データCdに切り換え、ビデオ信号VSDが自然画を表示するビデオ信号であるときはROMテーブル128fより読み出される係数データCfに切り換え、さらにビデオ信号VSDが文字画および自然画の混合画像を表示するビデオ信号であるときはROMテーブル128eより読み出される係数データCeに切り換えることで、ビデオ信号変換部111Aにおける変換処理を適切に行わせることが可能となる。

【0106】なお、第2の実施の形態において、ビデオ信号変換部111AのROMテーブル128d、128e、128fにそれぞれ表示内容を異にするビデオ信号に対応した係数データを記憶する代わりに、それぞれ周波数特性を異にするビデオ信号に対応した係数データを記憶させ、ユーザが任意に切り換え可能にしてもよい。また、第1の実施の形態において、係数データCa～Ccの切り換えを、第2の実施の形態のように、ユーザが任意に切り換えできるようにしてもよい。

【0107】また、上述実施の形態においては、空間波形を少ないビット数でパターン化する情報圧縮手段として、ADRC回路124を設けることにしたが、これはほんの一例であり、信号波形のパターンの少ないクラスで表現できるような情報圧縮手段であれば何を設けるかは自由であり、例えばDPCM (Differential Pulse Code Modulation) やVQ (Vector Quantization) 等の圧縮手段を用いてもよい。

【0108】また、上述実施の形態においては、NTSC方式のビデオ信号をハイビジョンのビデオ信号に変換する例を示したが、この発明はそれに限定されるものでなく、線形推定式を使用して第1の画像信号をこの第1の画像信号より画素数の多い第2の画像信号に変換する場合に適用できることは勿論である。

【0109】

【発明の効果】この発明によれば、線形推定式を使用して第1の画像信号をこの第1の画像信号より画素数の多い第2の画像信号に変換する際に、複数種類の係数データを選択的に使用可能としたので、変換処理を適切に行わせることができる。例えば、複数種類の係数データより第1の画像信号が得られる信号源に応じた係数データが自動的に選択されて使用されるようにすることで、第1の画像信号に応じた適切な変換処理が行われる。また、例えば、複数種類の係数データよりユーザの操作で任意の係数データが選択されて使用されるようにすることで、第1の画像信号の表示内容などに対応した適切な変換処理を行わせることができる。

【図面の簡単な説明】

【図1】第1の実施の形態としてのテレビ受信機の構成を示すブロック図である。

【図2】図1に示すテレビ受信機のビデオ信号変換部の構成例を示すブロック図である。

【図3】SD画素とHD画素の位置関係を説明するための略線図である。

【図4】SD画素とHD画素の位置関係を説明するための略線図である。

【図5】空間クラス分類に使用するSD画素データを説明するための略線図である。

【図6】動きクラス分類に使用するSD画素データを説明するための略線図である。

【図7】推定演算に使用するSD画素データを説明するための略線図である。

【図8】予測係数の学習フローを示すフローチャートである。

【図9】係数データ生成装置の構成例を示すブロック図である。

【図10】係数データ生成装置に使用される垂直間引きフィルタの構成例を示すブロック図である。

【図11】係数データ生成装置に使用される水平間引きフィルタの構成例を示すブロック図である。

【図12】係数データ生成装置の信号処理部の構成例(チューナ対応)を示すブロック図である。

【図13】係数データ生成装置の信号処理部の構成例(ビデオテープレコード対応)を示すブロック図である。

【図14】係数データ生成装置の信号処理部の構成例(デジタルビデオディスク装置対応)を示すブロック図である。

【図15】第2の実施の形態としてのテレビ受信機の構成例を示すブロック図である。

【図16】図15に示すテレビ受信機のビデオ信号変換部の構成例を示すブロック図である。

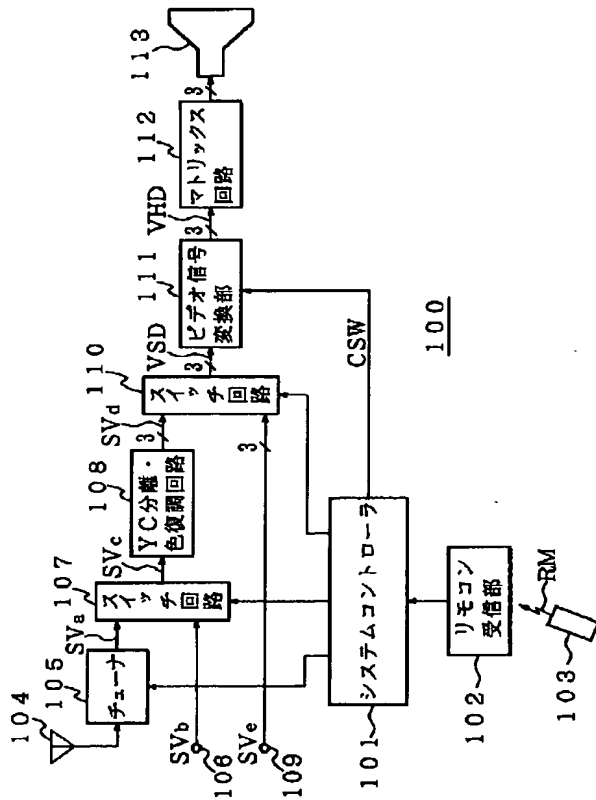
【符号の説明】

100、200・・・テレビ受信機、101、101A

・・・システムコントローラ、102・・・リモコン受信部、103・・・リモコン送信機、104・・・受信アンテナ、105・・・チューナ、106, 109・・・入力端子、107, 110・・・スイッチ回路、108・・・YC分離・色復調回路、111, 111A・・・ビデオ信号変換部、112・・・マトリックス回路、113・・・受像管、121・・・入力端子、122・・・A/Dコンバータ、123, 125, 130・・・領域切り出し回路、124・・・ADRC回路、126・・・動きクラス決定回路、127・・・クラスコード発生回路、128a～128f・・・ROMテーブル、129・・・スイッチ回路、131・・・推定演算回路、132・・・D/Aコンバータ、133・・・出力*

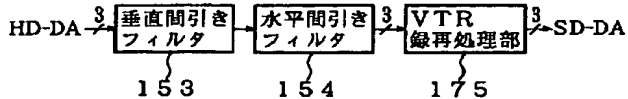
【図1】

第1の実施の形態（テレビ受信機）



【図13】

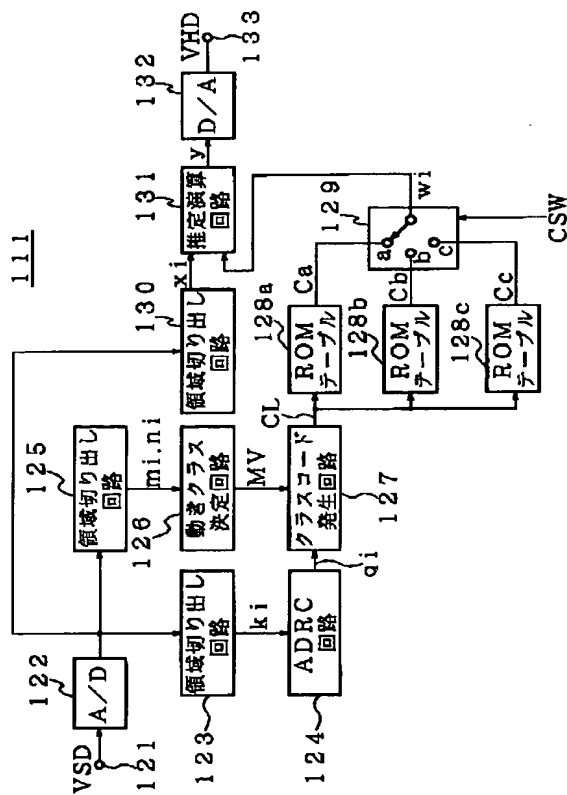
信号処理部の構成例（VTR対応）



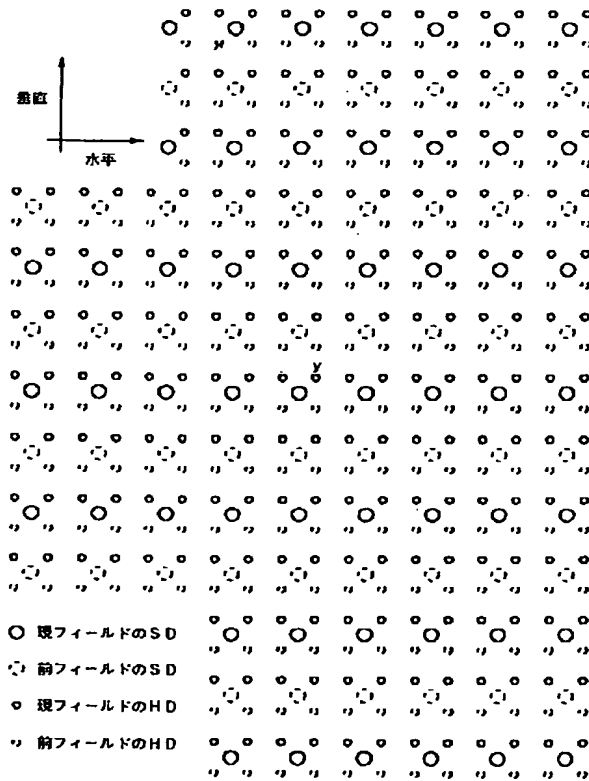
* 端子、150・・・係数データ生成装置、151・・・入力端子、152・・・信号処理部、153・・・垂直間引きフィルタ、154・・・水平間引きフィルタ、155, 157, 160・・・領域切り出し回路、156・・・ADRC回路、158・・・動きクラス決定回路、159・・・クラスコード発生回路、161・・・正規方程式生成回路、162・・・予測係数決定回路、163・・・メモリ、171・・・色変調・YC合成回路、172・・・RF変調回路、173・・・RF復調回路、174・・・YC分離・色復調回路、175・・・VTR録再処理部、176・・・MPEGエンコーダ、177・・・MPEGデコーダ

【図2】

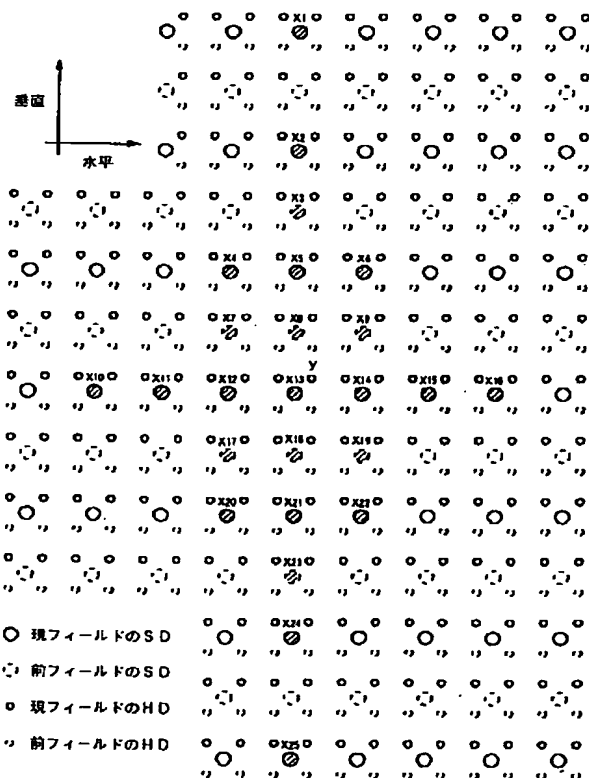
ビデオ信号変換部の構成例



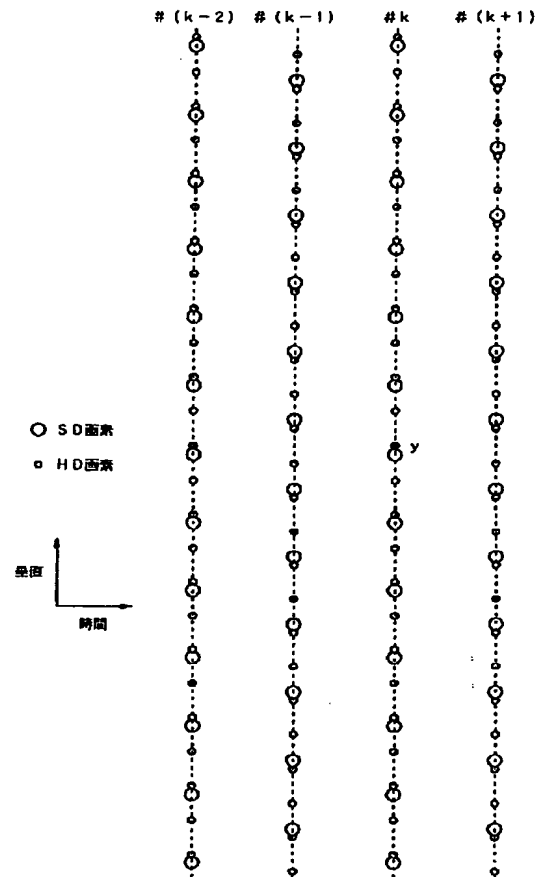
【図3】



【図7】

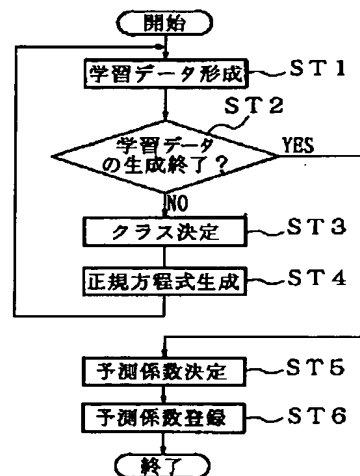


【図4】

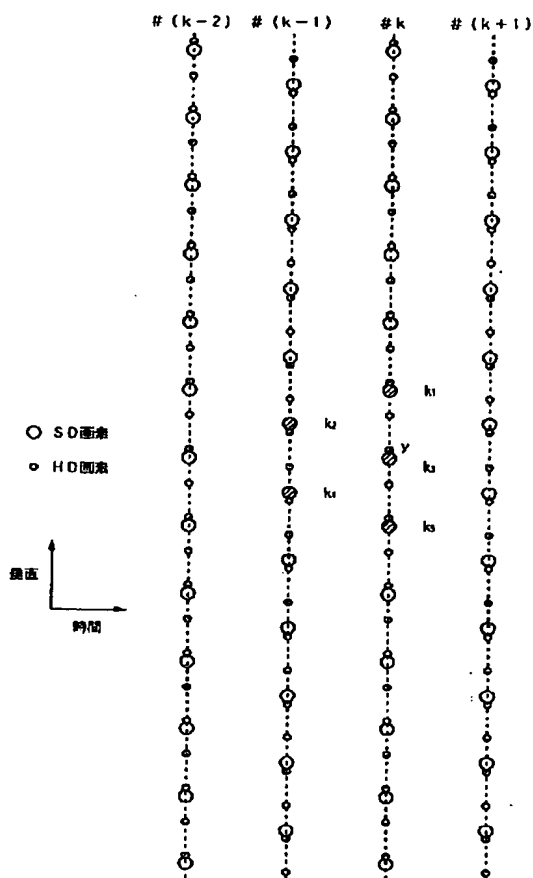


【図8】

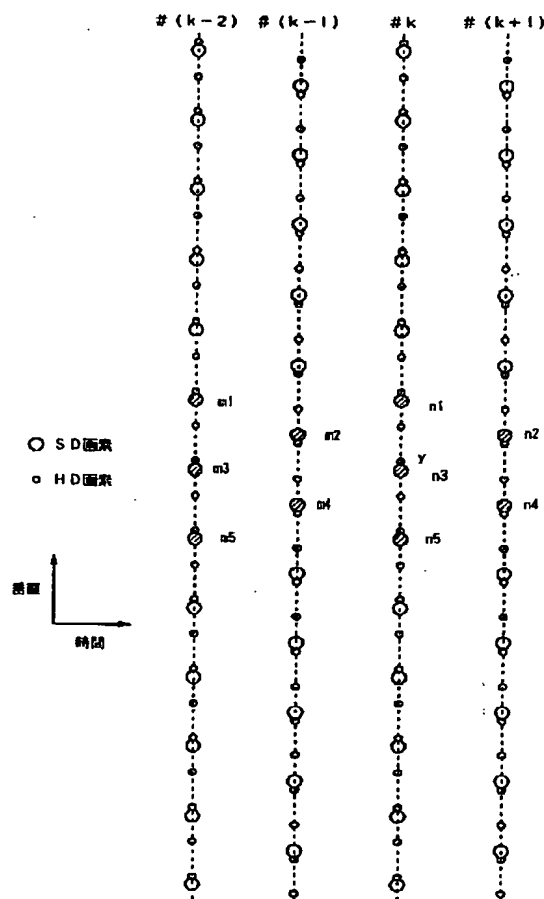
予測係数の学習フロー



【図 5】

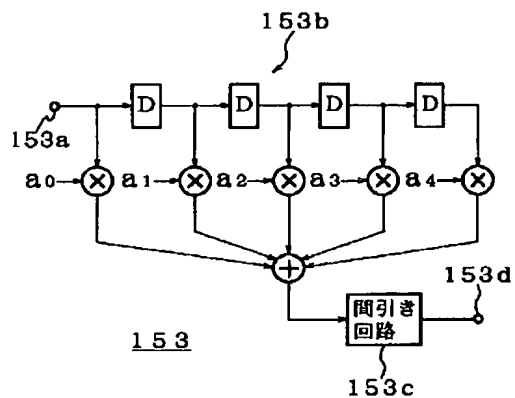


【図 6】



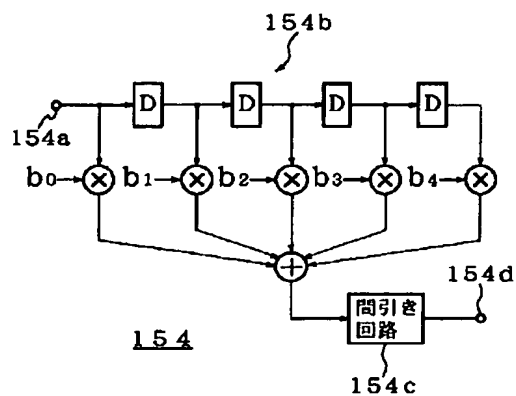
【図 10】

垂直間引きフィルタの構成例



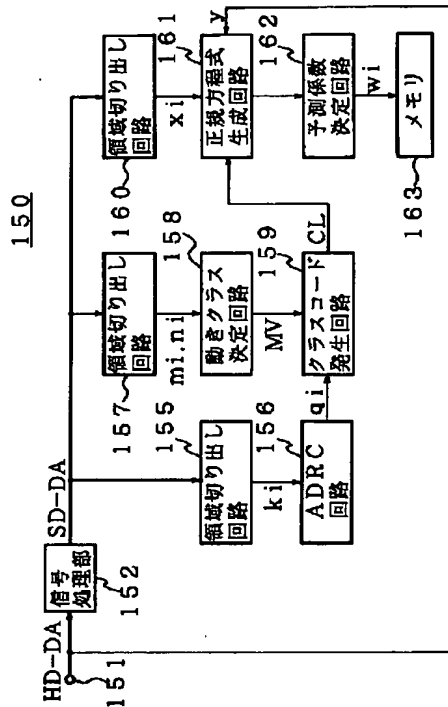
【図 11】

水平間引きフィルタの構成例



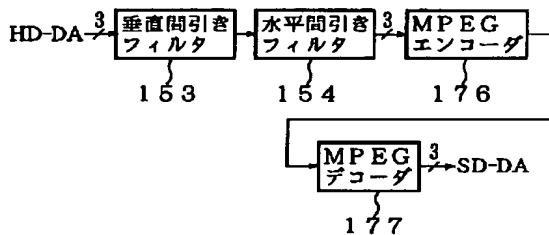
【図9】

係数データ生成装置の構成例



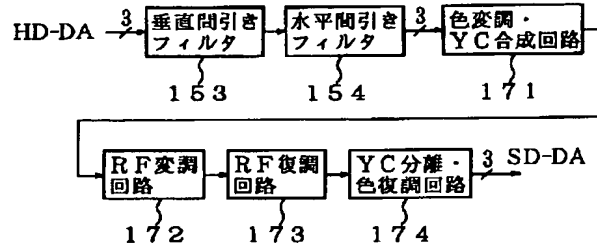
【図14】

信号処理部の構成例 (DVD装置対応)



【図12】

信号処理部の構成例 (チューナ対応)



【図15】

第2の実施の形態 (テレビ受信機)

